

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-189577

(43)公開日 平成10年(1998)7月21日

(51)Int.Cl.
H 0 1 L 21/316
21/768

識別記号

F I
H 0 1 L 21/316
21/90

M
M

審査請求 有 請求項の数20 O L (全 15 頁)

(21)出願番号 特願平8-346351

(22)出願日 平成8年(1996)12月25日

(71)出願人 390002761
キヤノン販売株式会社
東京都港区三田3丁目11番28号

(71)出願人 391007873
株式会社半導体プロセス研究所
東京都港区港南2-13-29

(72)発明者 西本 裕子
東京都港区港南2-13-29 株式会社半導
体プロセス研究所内

(72)発明者 前田 和夫
東京都港区港南2-13-29 株式会社半導
体プロセス研究所内

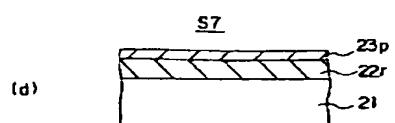
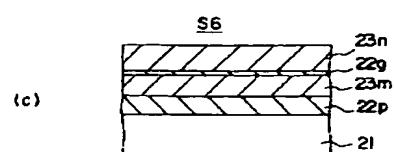
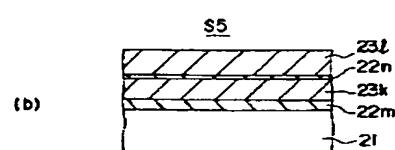
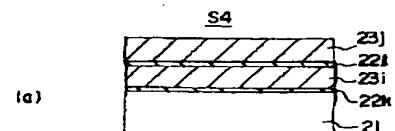
(74)代理人 弁理士 岡本 啓三

(54)【発明の名称】層間絶縁膜の形成方法、半導体装置及びその製造方法

(57)【要約】

【課題】三層以上の金属配線を積層する際に各配線の間に介在させる層間絶縁膜の形成方法に関し、層間絶縁膜全体の埋込み性や平坦性を維持するとともに、A1配線のエレクトロマイグレーションやストレスマイグレーション、ウエハの反り、或いは層間絶縁膜のクラックの発生を抑制する。

【解決手段】被堆積基板21上に異なる応力を有する絶縁膜22a～22e, 23a～23dを積層し、全体の応力が調整された多層を形成する。



【特許請求の範囲】

【請求項1】 被堆積基板上に異なる応力を有する絶縁膜を積層し、全体の応力が調整された多層を形成することを特徴とする層間絶縁膜の形成方法。

【請求項2】 前記絶縁膜の成膜後に該絶縁膜にプラズマ照射することを特徴とする請求項1に記載の層間絶縁膜の形成方法。

【請求項3】 前記異なる応力を有する絶縁膜は、引張り応力を有する絶縁膜と圧縮応力を有する絶縁膜であることを特徴とする請求項1又は請求項2に記載の層間絶縁膜の形成方法。

【請求項4】 前記異なる応力を有する絶縁膜は、異なる引張り応力を有する絶縁膜であることを特徴とする請求項1又は請求項2に記載の層間絶縁膜の形成方法。

【請求項5】 前記異なる引張り応力を有する絶縁膜は、シリコン酸化膜と、少なくともリン又はボロンのいずれかを含むシリコン含有絶縁膜とであることを特徴とする請求項4に記載の層間絶縁膜の形成方法。

【請求項6】 前記異なる応力を有する絶縁膜は、異なる圧縮応力を有する絶縁膜であることを特徴とする請求項1又は請求項2に記載の層間絶縁膜の形成方法。

【請求項7】 前記引張り応力を有する絶縁膜は、有機シランと酸素含有ガスを含む混合ガスを熱により反応させて堆積することを特徴とする請求項3乃至請求項5のいずれかに記載の層間絶縁膜の形成方法。

【請求項8】 前記引張り応力を有する絶縁膜は、有機シランと酸素含有ガスと不純物含有ガスを含む混合ガスを熱により反応させて堆積することを特徴とする請求項3乃至請求項5のいずれかに記載の層間絶縁膜の形成方法。

【請求項9】 前記圧縮応力を有する絶縁膜は、有機シランと酸素含有ガスを含む混合ガスをプラズマ化し、反応させて堆積することを特徴とする請求項3又は請求項6に記載の層間絶縁膜の形成方法。

【請求項10】 前記有機シランは、アルキルシラン又はアリールシラン(一般式 R_nSiH_{4-n} (n=1~4)), アルコキシシラン(一般式 $(RO)_nSiH_{4-n}$ (n=1~4)), 鎮状シロキサン(一般式 $R_nH_{3-n}SiO(R_kH_{2-k}SiO)_mSiH_{3-n}R_n$ (n=1~3; k=0~2; m≥0)), 鎮状シロキサンの誘導体(一般式 $(RO)_nH_{3-n}SiOSiH_{3-n}(OR)_n$ (n=1~3))又は環状シロキサン(一般式 $(R_kH_{2-k}SiO)_m$ (k=1, 2; m≥2))(但し、Rはアルキル基、アリール基又はその誘導体)のうちいずれかであることを特徴とする請求項7乃至請求項9のいずれかに記載の層間絶縁膜の形成方法。

【請求項11】 前記酸素含有ガスは、オゾン(O_3), 酸素(O_2), N_2O , NO_2 , CO , CO_2 又は H_2O のうちいずれかであることを特徴とする請求項7乃至請求項9のいずれかに記載の層間絶縁膜の形成方法。

【請求項12】 前記多層中の各絶縁膜の膜厚を調整して前記多層全体の応力を調整することを特徴とする請求項1乃至請求項11のいずれかに記載の層間絶縁膜の形成方法。

【請求項13】 前記多層中の各絶縁膜の成膜条件を調整して前記各絶縁膜が有する応力特性を調整することにより、前記多層全体の応力を調整することを特徴とする請求項1乃至請求項11のいずれかに記載の層間絶縁膜の形成方法。

10 【請求項14】 前記各絶縁膜が有する応力特性を調整するための各絶縁膜の成膜条件は、プラズマ生成電力の周波数、前記被堆積基板へのバイアス電力、成膜温度、ガスの種類又はガス流量のうち、少なくともいずれか一つを有することを特徴とする請求項13に記載の層間絶縁膜の形成方法。

【請求項15】 前記多層全体の応力調整は、

$$\text{多層全体の応力 } (\sigma_T) = \sum_{i=1}^n (t_i \times \sigma_i)$$

20 (但し、 t_i は多層中の第*i*番目の絶縁膜の膜厚、 σ_i は多層中の第*i*番目の絶縁膜の応力(引張り応力は正の値、圧縮応力は負の値である。)により行うことを特徴とする請求項12に記載の層間絶縁膜の形成方法。

【請求項16】 前記多層全体の応力(σ_T)は、 $+3 \times 10^5$ dyne/cm以下の引張り応力又は圧縮応力であることを特徴とする請求項15に記載の層間絶縁膜の形成方法。

30 【請求項17】 請求項1乃至請求項16のいずれかに記載の層間絶縁膜の形成方法により基板上の配線を被覆して前記異なる応力を有する絶縁膜の多層を形成することを特徴とする半導体装置の製造方法。

【請求項18】 請求項1乃至請求項16のいずれかに記載の層間絶縁膜の形成方法により基板上の配線を被覆して前記異なる応力を有する絶縁膜の多層からなる層間絶縁膜を形成する工程と、該層間絶縁膜上に上部の配線を形成する工程とを繰り返して前記配線と前記層間絶縁膜を交互に積層し、前記積層された層間絶縁膜全体の応力を調整することを特徴とする半導体装置の製造方法。

40 【請求項19】 前記配線の材料はアルミニウムであることを特徴とする請求項17又は請求項18に記載の半導体装置の製造方法。

【請求項20】 請求項17乃至請求項19のいずれかに記載の半導体装置の製造方法により作成された半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、層間絶縁膜の形成方法、半導体装置及びその製造方法に関し、より詳しくは、三層以上の金属配線を積層する際に各配線の間に介在させる層間絶縁膜の形成方法、半導体装置及びその製

造方法に関する。

【0002】

【従来の技術】近年、半導体装置の高密度化に伴い、三層以上の多層配線構造にする必要が生じている。上下配線間及び隣接する配線間を絶縁するため層間絶縁膜を介在させているが、三層以上の多層配線構造においては狭*

*い配線間を隙間無く埋め込むことと表面を平坦化することが極めて重要である。

【0003】ところで、各種の絶縁膜については表1に示すような性質が知られている。

【0004】

【表1】

絶縁膜の種類	埋込性	平坦性	膜質
SOG膜	○	○	×
TEOS/O ₂ 熱CVD膜	◎	○	○
プラズマCVD膜	×	×	○
高密度プラズマCVD膜	◎	×	◎

【0005】三層以上の多層配線間の層間絶縁膜として、一つには、膜質の良い膜と埋め込み性の良い膜とかなる複数の絶縁膜の組み合わせが用いられる。例えば、プラズマCVD膜と、TEOS/O₂熱CVD膜やSOG膜との組み合わせが適切である。即ち、プラズマCVD法による成膜方法と、熱CVD法による成膜方法又は塗布法による成膜方法の組み合わせである。

【0006】他には、プラズマCVD膜は一般に膜質が良いため、CMP法やエッチバック法等の平坦化技術との共用を前提にプラズマCVD膜単一で層間絶縁膜として用いられる。特に、高密度プラズマCVD膜は埋め込み性が良いので、そのような用途に適している。即ち、ECR、ICPやヘリコンプラズマ等の高密度プラズマCVD法により成膜し、CMP法（化学機械研磨法）やエッチバック法によりその形成膜を平坦化する。

【0007】層間絶縁膜として用いることができる上記各種の絶縁膜の組み合わせをまとめると以下のようになる。4層の配線間の層間絶縁膜として用いた例を図10(a)～(d)に示す。

- ① プラズマCVD膜+SOG膜(図10(a))
- ② プラズマCVD膜+TEOS/O₂熱CVD膜(図10(b))
- ③ プラズマCVD膜単独(+CMP)(図10(c))
- ④ 高密度プラズマCVD膜単独(+CMP)(図10(d))

なお、上記のうち、③の場合、通常のプラズマCVD膜の埋め込み特性は劣るので、層間絶縁膜として単一の膜で用いられることは少ない。

【0008】

【発明が解決しようとする課題】ところで、層間絶縁膜として用いることができる上記各種絶縁膜は以下の表2に示すような応力を有するが、層間絶縁膜全体の応力は一切考慮されておらず、以下のような問題が生じる。

【0009】

【表2】

絶縁膜の種類	ストレス
SOG膜	引張り応力
TEOS/O ₂ 熱CVD膜	引張り応力
プラズマCVD膜	圧縮応力
高密度プラズマCVD膜	圧縮応力

【0010】即ち、①や②の場合、埋込み性と平坦性のよい膜、即ち、SOG膜或いは熱CVD膜(TEOS/O₂熱CVD膜等)は一般に引張り応力を持つおり、特に、熱CVD膜の場合、図11(b)に示すように、膜厚を凡そ1.5μm以上厚くするとクラックを生じる。逆に、あまり薄くしたのでは、図11(a)に示すように、配線層間が埋めきれずに鋭い凹みが生じるため、そこに配線用導電膜が残留したり、平坦性が害されたりすることになる。従って、これらの膜を、それ単独で層間絶縁膜として用いることには限界がある。まして、三層以上の多層配線の層間絶縁膜として用いることは不可能である。

【0011】また、③や④の場合、全体として極めて大きい圧縮応力がかかる。配線のヒロック等の発生やエレクトロマイグレーションの発生を抑制するためには、圧縮応力を有する層間絶縁膜で配線を被覆することが望ましいが、圧縮応力があまり大きいと、ウェハ自身が物理的に湾曲するようになり、製造上或いはデバイス特性上問題となる。

【0012】さらに、配線幅が狭くなり、チップサイズが縮小されてくると、デバイス動作時に配線にかかる応力を原因とするストレスマイグレーションが引き起こさ

5

れるという問題が生じる。即ち、A1膜等の配線を被覆する絶縁膜の圧縮応力があまり大きくなると、配線はその結晶粒界に沿って引張り応力を受けて断線に至る。多層配線になればなるほどその可能性は高くなる。

【0013】本発明は、係る従来例の問題点に鑑みて創作されたものであり、層間絶縁膜全体の埋込み性や平坦性を維持するとともに、A1配線のエレクトロマイグレーションやストレスマイグレーション、ウェハの反り、或いは層間絶縁膜のクラックの発生を抑制することができる層間絶縁膜の形成方法、デバイス特性が良好で信頼性の高い半導体装置及びその製造方法を提供することを目的とするものである。

【0014】

【課題を解決するための手段】上記課題は、第1の発明である、被堆積基板上に異なる応力を有する絶縁膜を積層し、全体の応力が調整された多層を形成することを特徴とする層間絶縁膜の形成方法によって解決され、第2の発明である、前記絶縁膜の成膜後に該絶縁膜にプラズマ照射することを特徴とする第1の発明に記載の層間絶縁膜の形成方法によって解決され、第3の発明である、前記異なる応力を有する絶縁膜は、引張り応力を有する絶縁膜と圧縮応力を有する絶縁膜とであることを特徴とする第1又は第2の発明に記載の層間絶縁膜の形成方法によって解決され、第4の発明である、前記異なる応力を有する絶縁膜は、異なる引張り応力を有する絶縁膜であることを特徴とする第1又は第2の発明に記載の層間絶縁膜の形成方法によって解決され、第5の発明である、前記異なる引張り応力を有する絶縁膜は、シリコン酸化膜と、少なくともリン又はボロンのいずれかを含むシリコン含有絶縁膜とであることを特徴とする第4の発明に記載の層間絶縁膜の形成方法によって解決され、第6の発明である、前記異なる応力を有する絶縁膜は、異なる圧縮応力を有する絶縁膜であることを特徴とする第1又は第2の発明に記載の層間絶縁膜の形成方法によって解決され、第7の発明である、前記引張り応力を有する絶縁膜は、有機シランと酸素含有ガスを含む混合ガスを熱により反応させて堆積することを特徴とする第3乃至第5の発明のいずれかに記載の層間絶縁膜の形成方法によって解決され、第8の発明である、前記引張り応力を有する絶縁膜は、有機シランと酸素含有ガスと不純物含有ガスを含む混合ガスを熱により反応させて堆積することを特徴とする第3乃至第5の発明のいずれかに記載の層間絶縁膜の形成方法によって解決され、第9の発明である、前記圧縮応力を有する絶縁膜は、有機シランと酸素含有ガスを含む混合ガスをプラズマ化し、反応させて堆積することを特徴とする第3又は第6の発明に記載の層間絶縁膜の形成方法によって解決され、第10の発明である、前記有機シランは、アルキルシラン又はアリールシラン（一般式 R_nSiH_{4-n} （n=1~4））、アルコキシシラン（一般式 $(RO)_nSiH_{4-n}$ （n=1~4））、

6

鎖状シロキサン（一般式 $R_nH_{3-n}SiO(R_1H_{2-k}SiO)_mSiH_{3-n}R_n$ （n=1~3；k=0~2；m≥0））、鎖状シロキサンの誘導体（一般式 $(RO)_nH_{3-n}SiOSiH_{3-n}(OR)_n$ （n=1~3））又は環状シロキサン（一般式 $(R_1H_{2-k}SiO)_m$ （k=1, 2；m≥2）（但し、Rはアルキル基、アリール基又はその誘導体））のうちいずれかであることを特徴とする第7乃至第9の発明のいずれかに記載の層間絶縁膜の形成方法によって解決され、第11の発明である、前記酸素含有ガスは、オゾン（O₃）、酸素（O₂）、N₂O、NO₂、CO、CO₂又はH₂Oのうちいずれかであることを特徴とする第7乃至第9の発明のいずれかに記載の層間絶縁膜の形成方法によって解決され、第12の発明である、前記多層中の各絶縁膜の膜厚を調整して前記多層全体の応力を調整することを特徴とする第1乃至第11の発明のいずれかに記載の層間絶縁膜の形成方法によって解決され、第13の発明である、前記多層中の各絶縁膜の成膜条件を調整して前記各絶縁膜が有する応力特性を調整することにより、前記多層全体の応力を調整することを特徴とする第1乃至第11の発明のいずれかに記載の層間絶縁膜の形成方法によって解決され、第14の発明である、前記各絶縁膜が有する応力特性を調整するための各絶縁膜の成膜条件は、プラズマ生成電力の周波数、前記被堆積基板へのバイアス電力、前記被堆積基板の加熱温度、ガスの種類又はガス流量のうち、少なくともいずれか一つを有することを特徴とする第13の発明に記載の層間絶縁膜の形成方法によって解決され、第15の発明である、前記多層全体の応力調整は、

30

$$\text{多層全体の応力 } (\sigma_t) = \sum_{i=1}^n (t_i \times \sigma_i)$$

（但し、 t_i は多層中の第*i*番目の絶縁膜の膜厚、 σ_i は多層中の第*i*番目の絶縁膜の応力（引張り応力は正の値、圧縮応力は負の値である。））により行うことを特徴とする第12の発明に記載の層間絶縁膜の形成方法によって解決され、第16の発明である、前記多層全体の応力（ σ_t ）は、+3×10⁵ dyne/cm以下の引張り応力又は圧縮応力であることを特徴とする第15の発明に記載の層間絶縁膜の形成方法によって解決され、第17の発明である、第1乃至第16の発明のいずれかに記載の層間絶縁膜の形成方法により基板上の配線を被覆して前記異なる応力を有する絶縁膜の多層を形成することを特徴とする半導体装置の製造方法によって解決され、第18の発明である、第1乃至第16の発明のいずれかに記載の層間絶縁膜の形成方法により基板上の配線を被覆して前記異なる応力を有する絶縁膜の多層からなる層間絶縁膜を形成する工程と、該層間絶縁膜上に上部の配線を形成する工程とを繰り返して前記配線と前記層間絶縁膜を交互に積層して前記積層された層間絶縁膜全体の応力を調整することを特徴とする半導体装置の製造方法に

50

よって解決され、第19の発明である、前記配線の材料はアルミニウムであることを特徴とする第17又は第18の発明に記載の半導体装置の製造方法によって解決され、第20の発明である、第17乃至第19の発明のいずれかに記載の半導体装置の製造方法により作成された半導体装置によって解決される。

【0015】本発明の層間絶縁膜の形成方法によれば、異なる応力を有する絶縁膜を積層して全体の応力が調整された多層を形成している。従って、多層絶縁膜全体の応力を絶縁膜のクラック限界の応力値（実験により求めた $+3 \times 10^5$ dyne/cm）以下に調整し、或いは応力によるウエハの湾曲や半導体装置の特性劣化等が起こらないような応力値以内に調整することが可能となる。

【0016】また、異なる応力を有する絶縁膜として、圧縮応力を有する膜と引張り応力を有する膜を用いてもよいし、または、異なる応力値の同種の応力を有する膜を用いてもよい。さらに、形成する絶縁膜の膜厚の調整や、成膜ガスの種類や成膜条件（例えばプラズマ生成電力の周波数、被堆積基板へのバイアス電力、被堆積基板の加熱温度、ガスの種類又はガス流量等）を調整することにより絶縁膜の応力値を調整することができる。この場合、実験により精度のよいことが確かめられた計算式を用いて層間絶縁膜全体の応力を精度よく計算することが可能である。

【0017】本発明の半導体装置及びその製造方法によれば、上記の層間絶縁膜の形成方法により、配線を被覆して応力の調整された層間絶縁膜を形成している。これにより、層間絶縁膜の応力を適度に調整して層間絶縁膜のクラックの発生や、応力によるウエハの湾曲や半導体*

*装置の特性劣化等を防止するとともに、配線、たとえばアルミニウム配線のストレスマイグレーションやエレクトロマイグレーションを防止することができる。

【0018】また、層間絶縁膜のクラック発生等や配線のマイグレーション等を防止しつつ、応力の調整された層間絶縁膜を介して配線を多層に積層することが可能となり、半導体装置の高密度化を達成することができる。

【0019】

【実施の形態】次に、図面を参照しながら本発明の実施の形態について説明する。

(1) 第1の実施の形態

以下に、応力補償効果を確認した実験について説明する。まず、実験に用いた試料の作成方法について説明する。図1(a), (b), 図2(a)～(d)に示す7種類の試料(S1～S7)を用いた。

【0020】(S1の作成)図1(a)に積層構造を示し、表3に各層の絶縁膜の種類、膜厚、全応力及びクラックの有無について示す。以下、プラズマCVD法により形成された絶縁膜をPECVD膜(プラズマCVD膜)と称し、熱CVD法により形成された絶縁膜をTHCVD膜(熱CVD膜)と称する。また、表3に記載の全応力とは、各積層状態での絶縁膜全体の応力であり、シリコンウエハに絶縁膜を積層してその反り量から計算したものである。計算方法は文献(J.Vac.Sci.Technol.A, Vol14, No3, May/Jun 1986, p645-649)によった。以下、表4～表9まで同じ方法により全応力を求めた。

【0021】

【表3】

層(符号)	絶縁膜の種類	膜厚 (μm)	全応力 ($\times 10^5$ dyne/cm)	クラック の有無
1層目(22a)	PECVD膜	0.2	-0.38	
2層目(23a)	THCVD膜	0.5	+0.53	
3層目(22b)	PECVD膜	1.0	-2.0	
4層目(23b)	THCVD膜	1.45	-1.4	
5層目(22c)	PECVD膜	0.4	-5.4	
6層目(23c)	THCVD膜	1.45	-4.5	
7層目(22d)	PECVD膜	0.4	-9.0	
8層目(23d)	THCVD膜	1.45	-8.3	
9層目(22e)	PECVD膜	0.4	≤ -10.7	無し

【0022】上記の表3で、プラズマCVD膜の成膜時間以外の成膜条件は各層とも共通で、以下のとおりであ

る。

成膜ガス(流量SCCM)
TMS(15scm) + N₂O(450scm)
圧力
0.7 Torr

9

プラズマ生成電力	150 W
周波数	13.56 MHz
バイアス電力	150 W
周波数	380 kHz
基板温度（成膜温度）	330 °C
成膜レート	150 nm/分

上記成膜条件で、 -3.3×10^9 dyne/cm² の圧縮応力を有するシリコン酸化膜が形成される。

* 【0023】さらに、熱CVD膜の成膜時間以外の成膜

成膜ガス（流量SCCM）	TEOS(1500SCCM) + O ₂ (5% in O ₂ 7.5 l)
基板温度（成膜温度）	400 °C
成膜レート	87 nm/分

上記成膜条件で、 $+2.2 \times 10^9$ dyne/cm² の引張り応力を有するシリコン酸化膜が形成される。

【0024】なお、上記プラズマCVD法及び熱CVD法の成膜ガスのうち有機シランとしてTMS（トリメトキシシラン：HSi(OCH₃)₃）やTEOS（テトラエチルオルソシリケート：Si(OCH₃H₅)₄）を用いているが、アルキルシラン又はアリールシラン（一般式R_nSiH_{4-n}（n=1～4）），アルコキシシラン（一般式(RO)_nSiH_{4-n}（n=1～4）），鎖状シロキサン（一般式R_nH_{3-n}SiO(R_kH_{2-k}SiO)_mSiH_{3-n}R_n（n=1～3；k=0～2；m≥0）），鎖状シロキサンの誘導体（一般式(RO)_nH_{3-n}SiOSiH_{3-n}(OR)_n（n=1～3））又は環状シロキサン

* 【0023】さらに、熱CVD膜の成膜時間以外の成膜条件も各層とも共通で、以下のとおりである。

* 【0023】さらに、熱CVD膜の成膜時間以外の成膜

条件も各層とも共通で、以下のとおりである。

TEOS(1500SCCM) + O₂(5% in O₂ 7.5 l)

400 °C

87 nm/分

* （一般式(R_kH_{2-k}SiO)_m（k=1, 2；m≥2）（ただし、Rはアルキル基、アリール基又はその誘導体））のうちいずれかを用いることができる。

【0025】また、酸素含有ガスとして酸素(O₂)やオゾン(O₃)を用いているが、N₂O, NO₂, CO, CO₂又はH₂Oのうちいずれかを用いることができる。

（S2の作成）図1(b)に積層構造を示し、表4に各層の絶縁膜の種類、膜厚、全応力及びクラックの有無について示す。

【0026】

【表4】

20

層（符号）	絶縁膜の種類	膜厚 (μm)	全応力 (×10 ⁵ dyne/cm)	クラック の有無
-------	--------	------------	-----------------------------------	-------------

1層目(22f)	PECVD膜	0.2	-0.58	
2層目(23e)	THCVD膜	1.2	+2.0	
3層目(22g)	PECVD膜	0.3	+0.92	
4層目(23f)	THCVD膜	1.5	+4.0	
5層目(22h)	PECVD膜	0.35	+2.4	
6層目(23g)	THCVD膜	1.5	+5.8	
7層目(22i)	PECVD膜	0.35	+4.0	発生
8層目(23h)	THCVD膜	1.5	+6.7	有り
9層目(22j)	PECVD膜	0.25	+4.7	有り

【0027】上記の表4で、プラズマCVD膜の成膜時間以外の成膜条件は各層とも共通で、S1の試料作成の場合と同じである。また、熱CVD膜の成膜時間以外の成膜条件も各層とも共通で、S1の試料作成の場合と同じである。

（S3の作成）図1(b)に積層構造を示し、表5に各層の絶縁膜の種類、膜厚、全応力及びクラックの有無について示す。

【0028】

【表5】

層(符号)	絶縁膜の種類	膜厚 (μm)	全応力 (×10 ⁵ dyne/cm)	クラック の有無
1層目(22f)	PECVD 膜	0.2	-0.69	
2層目(23e)	THCVD 膜	1.2	+2.3	
3層目(22g)	PECVD 膜	0.4	+0.6	
4層目(23f)	THCVD 膜	1.45	+3.7	
5層目(22h)	PECVD 膜	0.4	+1.5	
6層目(23g)	THCVD 膜	1.45	+5.1	
7層目(22i)	PECVD 膜	0.4	+2.6	
8層目(23h)	THCVD 膜	1.45	+5.3	
9層目(22j)	PECVD 膜	0.2	+3.4	無し

【0029】上記の表5で、プラズマCVD膜の成膜時間以外の成膜条件は各層とも共通で、S1の試料作成の場合と同じである。また、熱CVD膜の成膜時間以外の成膜条件も各層とも共通で、S1の試料作成の場合と同じである。

* (S4の作成) 図2(a)に積層構造を示し、表6に各層の絶縁膜の種類、膜厚、全応力及びクラックの有無について示す。

【0030】

* 【表6】

層(符号)	絶縁膜の種類	膜厚 (μm)	全応力 (×10 ⁵ dyne/cm)	クラック の有無
1層目(22k)	PECVD 膜	0.1	-0.34	
2層目(23i)	THCVD 膜	1.5	+3.4	
3層目(22l)	PECVD 膜	0.1	-	
4層目(23j)	THCVD 膜	1.6	+6.8	有り

【0031】上記の表6で、プラズマCVD膜の成膜時間以外の成膜条件は各層とも共通で、S1の試料作成の場合と同じである。また、熱CVD膜の成膜時間以外の成膜条件も各層とも共通で、S1の試料作成の場合と同じである。

* (S5の作成) 図2(b)に積層構造を示し、表7に各層の絶縁膜の種類、膜厚、全応力及びクラックの有無について示す。

【0032】

* 【表7】

層(符号)	絶縁膜の種類	膜厚 (μm)	全応力 (×10 ⁵ dyne/cm)	クラック の有無
1層目(22m)	PECVD 膜	0.1	-0.34	
2層目(23k)	THCVD 膜	1.5	+3.4	
3層目(22n)	PECVD 膜	0.1	-	
4層目(23l)	THCVD 膜	1.6	+6.8	無し

【0033】上記の表7で、プラズマCVD膜の成膜時間以外の成膜条件は各層とも共通で、S1の試料作成の

13

場合と同じである。また、熱CVD膜の成膜時間以外の成膜条件も各層とも共通で、S1の試料作成の場合と同じである。

(S6の作成) 図2(c)に積層構造を示し、表8に各*

14

*層の絶縁膜の種類、膜厚、全応力及びクラックの有無について示す。

【0034】

【表8】

層(符号)	絶縁膜の種類	膜厚 (μm)	全応力 (×10 ⁵ dyne/cm)	クラック の有無
1層目(22p)	PECVD膜	1.1	-3.2	
2層目(23m)	THCVD膜	1.2	-0.65	
3層目(22q)	PECVD膜	0.1	-	
4層目(23n)	THCVD膜	1.7	+2.7	無し

【0035】上記の表8で、プラズマCVD膜の成膜時間以外の成膜条件は各層とも共通で、S1の試料作成の場合と同じである。また、熱CVD膜の成膜時間以外の成膜条件も各層とも共通で、S1の試料作成の場合と同じである。

※20 【表9】

層(符号)	絶縁膜の種類	膜厚 (μm)	全応力 (×10 ⁵ dyne/cm)	クラック の有無
1層目(22r)	PECVD膜	1.3	-3.9	
2層目(23p)	THCVD膜	0.5	-0.17	無し

【0037】上記の表9で、プラズマCVD膜の成膜時間以外の成膜条件は各層とも共通で、S1の試料作成の場合と同じである。また、熱CVD膜の成膜時間以外の成膜条件も各層とも共通で、S1の試料作成の場合と同じである。次に、上記表3～表5に示された応力値から、試料S1～S3について多層積層したときの各絶縁膜の積層後における応力の変化の様子をまとめた結果について図3(a), (b)に示す。

【0038】図3(a)は、累積積層膜厚について示す図で、縦軸は線形目盛りで表した累積積層膜厚(μm)を示し、横軸は積層数を示す。図3(b)は、各絶縁膜の積層後における応力の変化の様子を示す特性図で、縦軸は線形目盛りで表した応力値(×10⁵ dyne/cm)を示し、横軸は積層数を示す。図3(a), (b)に示すように、PECVD膜及びTHCVD膜の膜厚を調整することにより層間絶縁膜全体の応力を調整することが可能である。試料S1のように、PECVD膜の膜厚が厚い場合、全体として圧縮応力が優勢になり、逆に試料S2, S3のように、THCVD膜の膜厚の方が厚い場合には、全体として引っ張り応力が優勢になる。S1, S3の場合、層間絶縁膜全体の応力を適切に調整することで膜厚が7μm以上になってもクラックは発生しなかった。

【0039】なお、試料S2の第6層目のTHCVD膜23gを形成した後、さらに第7層目のPECVD膜22iを形成したときにクラックが発生した。クラックは積層状態の全ての絶縁膜に発生した。実験は、引張り応力がある限界を越えるとクラックが発生することを示している。実験によれば、クラック発生限界の応力は4～6×10⁵ dyne/cmであると考えられる。また、試料S2において、第6層目の成膜後に応力が既に5.8×10⁵ dyne/cmとなっているにもかかわらずクラックが生じないで、第7層目の成膜後に応力が低下したにもかかわらずクラックが生じたのは、次の理由によると考えられる。即ち、第6層目のTHCVD膜23gは吸湿によってストレスがある程度緩和されていたため、辛うじてクラックが発生せず、第7層目のPECVD膜22iを成膜中にプラズマに曝されたTHCVD膜23gからの脱水によってTHCVD膜23gのストレスが部分的に増大したためであると考えられる。

【0040】また、上記表6～表8に示された応力値から、試料S4～S6について多層積層したときの各絶縁膜の積層後における応力の変化の様子をまとめた結果について図4(a), (b)に示す。図4(a)は、累積積層膜厚について示す図で、縦軸は線形目盛りで表した

累積積層膜厚 (μm) を示し、横軸は積層数を示す。図4 (b) は、各絶縁膜の積層後における応力の変化の様子を示す特性図で、縦軸は線形目盛りで表した応力値 ($\times 10^5 \text{ dyne/cm}^2$) を示し、横軸は積層数を示す。

【0041】図4 (a), (b) に示すように、3つの試料ともTHCVD 膜の膜厚の方が厚い場合に相当しており、S4, S5 にクラックが発生し、S6 にはクラックが発生しなかった。この場合も、図3 (a), (b) の場合と同じように、クラック発生限界の応力は $4 \sim 6 \times 10^5 \text{ dyne/cm}^2$ であると考えられる。また、別の実験によれば、アルミニウム膜上ではクラックの生じない応力範囲は $+2 \times 10^5 \text{ dyne/cm}^2$ 以下であることが分かった。

【0042】さらに、試料S2～S7について多層積層したときの積層後における吸湿の前後における応力の変化の様子について調査した結果について図5に示す。図5は、吸湿の前後における応力の変化の様子を示す特性図で、縦軸は線形目盛りで表した積層膜の平均応力値 ($\times 10^9 \text{ dyne/cm}^2$) を示し、横軸は吸湿前後のときを示す。なお、上記実験において試料の周囲の湿度は40%程度であり、吸湿するのは主に積層膜のうち熱CVD 膜であると考えられる。

【0043】図5に示すように、最上層がTHCVD 膜である試料S4～S7では、PECVD 膜である試料S2, S3 に比べて吸湿による応力変動が大きいことがわかる。試料S4～S7ともに吸湿により応力は圧縮応力側にシフトしている。応力変動を抑えることが必要な場合、PECVD 膜を最上層とすることが望ましい。或いは、別の実験によれば、成膜後にプラズマ照射することが有効であることも確かめられている。

【0044】以上の実験結果から、積層膜全体の応力は以下の式により計算することができることがわかった。即ち、

$$\text{積層膜全体の応力 } (\sigma_{\text{t}}) = \sum_{i=1}^n (t_i \times \sigma_i)$$

但し、n は全積層数、 t_i は i 層目の絶縁膜の膜厚 (μm)、 σ_i は i 層目の絶縁膜の応力 (dyne/cm^2) である。但し、絶縁膜の応力は、引張り応力の場合を正とし、圧縮応力の場合を負とする。

【0045】プラズマCVD膜の応力値 σ を $-3 \times 10^9 \text{ dyne/cm}^2$ とし、熱CVD膜の応力値 σ を $+2 \times 10^9 \text{ dyne/cm}^2$ として上記計算式で計算した応力値は、表3～表9の測定された応力値とよく一致することを確認した。また、クラックの生じない応力範囲は S2, S4, S5 より凡そ $+3 \times 10^5 \text{ dyne/cm}^2$ 以下であることが分かる。これは、熱CVD法によるシリコン酸化膜の応力を $2 \times 10^9 \text{ dyne/cm}^2$ とすると、熱CVD法によるシリコン酸化膜の膜厚に換算してほぼ $1.5 \mu\text{m}$ となる。

【0046】従って、計算式の積層膜全体の応力を応力

限界 (Si 層上では $+3 \times 10^5 \text{ dyne/cm}^2$ 、又はアルミニウム層上では $+2 \times 10^5 \text{ dyne/cm}^2$) に設定し、この応力を越えないように、個々の絶縁膜の膜厚や応力をきめることで、層間絶縁膜のクラックの発生を防止することができる。プラズマCVD法による絶縁膜の応力及び熱CVD法による絶縁膜の応力は、以下のように成膜方法や成膜条件によって調整することができる。

【0047】例えば、プラズマCVD法による絶縁膜の応力調整は、ガスの種類、ガス流量、プラズマ生成電力の周波数、被堆積基板へのバイアス電力、成膜温度等により可能である。その実験例を図6 (a)～(e) に示す。なお、実験例では、TEOS+O₂系の反応ガスを用いているが、TMS+N₂O 系の反応ガスを用いたときも同様に応力調整可能である。

【0048】また、熱CVD法による絶縁膜の応力調整は、ガスの種類、ガス流量（酸素中のオゾン濃度を含む）、成膜温度、成長レート等により可能である。その実験例を図7 (a)～(c) に示す。成膜ガスとしてTEOS+O₂の反応ガスを用いている。なお、通常、熱CVD 法により形成された絶縁膜は成膜後に水分を吸収することによって膜の応力が圧縮応力側にずれていることが多い。従って、プラズマ照射することで、膜中から水分を除去し、膜の応力を引張り応力側にシフトさせることができる。これによって応力の安定性を得ることが可能である。

【0049】(2) 本発明の第2の実施の形態

図8 (a)～(c) は本発明の第2の実施の形態に係る層間絶縁膜の構成する絶縁膜の組み合わせについて示す断面図である。図8 (a) は、被堆積基板101上にプラズマCVD法による絶縁膜14a, 14b と熱CVD 法による絶縁膜15a とが交互に積層された構造を示す。なお、被堆積基板101は、半導体基板11上に形成された下地絶縁膜12と、その上に形成された配線層13とから構成されている。

【0050】上記ではPECVD 膜14a, 14b の膜厚が厚いため、応力の計算式により積層膜全体の応力を計算すると、積層膜全体の応力は圧縮応力が優勢になる。これにより、クラックの発生を防止することができる。また、圧縮応力の絶対値があまり大きくならないようにしたい場合には、応力の計算式の積層膜全体の応力の上限（クラック発生の抑制のための引張り応力の上限値）とともに下限（圧縮応力の下限）を決めてその範囲に入るよう、PECVD 膜14a, 14b 及びTHCVD 膜15a の膜厚や応力を調整することが必要である。

【0051】図8 (b) は、図8 (a) の積層順とは逆に、被堆積基板101上に熱CVD法による絶縁膜15b, 15c とプラズマCVD法による絶縁膜14c とが交互に積層された構造を示す。上記ではTHCVD 膜15b, 15c の膜厚が厚いため、応力の計算式により膜全体の応力を計算すると、膜全体の応力は引張り応力が優

勢になる。応力の計算式の積層膜全体の応力をクラック発生の抑制のための引張り応力の上限値以内となるようにしてPECVD膜14c及びTHCVD膜15b, 15cの膜厚や応力を調整する。これにより、クラックの発生を防止することができる。

【0052】図8(c)は、図8(a), (b)とは積層絶縁膜の材料が異なり、被堆積基板101上に熱CVD法による不純物を含まないシリコン酸化膜(NSG膜)15dと、熱CVD法による少なくともリン及びボロンのいずれかを含有する不純物含有絶縁膜16とが交互に積層された構造を示す。ここで、不純物含有絶縁膜16としてPSG膜、BPSG膜又はBSG膜は凡そ $+5 \times 10^8$ dyne/cm²の引張り応力を有する。

【0053】応力の計算式により積層膜全体の応力を計算すると、引張り応力となるが、不純物含有絶縁膜16を混在させることにより、不純物を含まないシリコン酸化膜(NSG膜)15dのみを積層した場合と比べて引張り応力を低減することができる。従って、層間絶縁膜の膜厚を特に厚くしたい場合、不純物含有絶縁膜16を適宜混用することにより、NSG膜のみの場合と比べて膜厚を厚くすることが可能である。

【0054】なお、上記では層間絶縁膜を構成する絶縁膜は3層であるが、4層以上の層数としてもよいし、2層でもよい。また、配線は一層であるが、配線を複数層積層し、各配線間に上記の層間絶縁膜を介在させることができる。

(3) 第3の実施の形態

以下に、本発明の第3の実施の形態に係る半導体装置に適用した例について図9(a)を参照しながら説明する。図9(a)は4層の配線を形成した例である。各配線間には本発明の層間絶縁膜の形成方法により形成された層間絶縁膜が介在している。なお、下記のプラズマCVD法及び熱CVD法の成膜ガス及び成膜条件は、第1の実施の形態の試料S1の作成で説明したものと同じとした。

【0055】図9(a)に示すように、被堆積基板31上に膜厚0.7μmのアルミニウム膜からなる配線33a, 33bを形成する。まず、プラズマCVD法により、配線33a, 33bを被覆して膜厚0.2μmのシリコン酸化膜34aを形成する。次いで、熱CVD法により、シリコン酸化膜34a上に膜厚0.5μmのシリコン酸化膜35aを形成する。

【0056】次に、プラズマCVD法により、シリコン酸化膜35a上に膜厚0.9μmのシリコン酸化膜34bを形成する。次いで、CMP法(化学機械研磨法)によりシリコン酸化膜34bを研磨して、シリコン酸化膜34bの表面を平坦化する。これにより、第1層目の配線33a, 33bを被覆する、膜厚1.6μmの第1層目の層間絶縁膜1Lの形成が完了する。

【0057】次に、平坦化されたシリコン酸化膜34b

上に膜厚0.95μmのアルミニウム膜からなる第2層目の配線33c, 33dを形成する。次いで、上記の工程を繰り返して、プラズマCVD法による膜厚0.1μmのシリコン酸化膜34cと、熱CVD法による膜厚0.45μmのシリコン酸化膜35bと、プラズマCVD法による膜厚1.3μmのシリコン酸化膜34dからなる膜厚1.85μmの第2層目の層間絶縁膜2Lを形成する。

【0058】次に、第2層目の層間絶縁膜2L上に、膜厚0.95μmのアルミニウム膜からなる3層目の配線33e, 33fと、プラズマCVD法による膜厚0.1μmのシリコン酸化膜34eと、熱CVD法による膜厚0.45μmのシリコン酸化膜35cと、プラズマCVD法による膜厚1.3μmのシリコン酸化膜34fからなる膜厚1.85μmの3層目の層間絶縁膜3Lを形成する。

【0059】次いで、3層目の層間絶縁膜3L上に、膜厚0.95μmのアルミニウム膜からなる4層目の配線33g, 33hとプラズマCVD法による膜厚0.1μmのシリコン酸化膜34gと、熱CVD法による膜厚0.45μmのシリコン酸化膜35dと、プラズマCVD法による膜厚1.3μmのシリコン酸化膜34hからなる膜厚1.85μmの4層目の層間絶縁膜4Lを形成する。

【0060】以上により、4層の配線と配線間に介在する層間絶縁膜1L～3Lと4層目の配線を被覆する被覆絶縁膜4Lが形成される。なお、図示していないが、各層間の配線のうち所定の配線間は層間絶縁膜1L～3Lに形成されたビアホールと、ビアホール内の埋込に導電層とにより接続されている。このように形成された半導体装置の累積応力の変化の様子を図9(b)に示す。図9(b)は、図9(a)により積層された絶縁膜の累積積層厚と累積応力の実測値及び計算値との関係を示す特性図である。

【0061】図9(b)の縦軸は線形目盛りで表した累積積層厚(μm)を示し、横軸は線形目盛りで表した応力値($\times 10^5$ dyne/cm)を示す。なお、測定点と層数とが異なっているのは、隣接するプラズマCVD法によるシリコン酸化膜34bと34c, 34dと34e, 34fと34gとをそれぞれ一点にまとめているためである。

【0062】図9(b)に示す結果によれば、実際の半導体装置と同じ多層構造においても、絶縁膜の累積積層膜厚と累積応力の関係は実測値と計算値はほぼ一致した。なお、累積応力が第1の実施の形態で求めた応力限界 3×10^5 dyne/cmを越えてもクラックが生じなかつたのは、以下の理由による。即ち、実際の応力限界は 3×10^5 dyne/cmよりももっと大きく、異状な欠陥があった場合により小さい応力限界となるが、この場合でもクラックが生じないような値としているためである。

【0063】上記により、積層された層間絶縁膜等1L～4L全体の応力が応力限界（絶縁膜上では 3×10^5 dyne/cm、アルミニウム層上では 2×10^5 dyne/cm）を越えないように膜厚を設定すれば、各層間絶縁膜にクラックを生じさせないで任意の層数の配線を積層することが可能である。また、上記の応力限界をさらに絞ることにより、クラックの発生を抑制するとともに、応力によるウエハの湾曲や半導体装置の特性劣化等を防止し、又は配線、たとえばアルミニウム配線のストレスマイグレーションやエレクトロマイグレーションを防止することができる。

【0064】また、層間絶縁膜等のクラック発生等や配線のマイグレーション等を防止しつつ、応力の調整された層間絶縁膜を介して配線を多層に積層することにより、半導体装置の高密度化を達成することができる。なお、上記では配線33a～33h上の絶縁膜の応力は実測も計算もしていないが、上記したように配線33a～33h上と配線33a～33hの形成されていない部分では絶縁膜の膜厚や応力限界が異なるので、各部分毎に第1の実施の形態で導出した計算式に従って膜厚に対する応力を計算し、各部分の応力が応力の設定範囲に入るよう膜厚を決めることが必要である。

【0065】

【発明の効果】以上のように、本発明の層間絶縁膜の形成方法によれば、異なる応力を有する絶縁膜を混在させて被堆積基板上に積層し、全体の応力が調整された多層を形成している。従って、多層絶縁膜全体の応力を絶縁膜のクラック限界の応力値以下に調整し、或いは応力によるウエハの湾曲や半導体装置の特性劣化等が起こらないような応力値以内に調整することが可能となる。

【0066】また、形成する絶縁膜の膜厚の調整や、成膜ガスの種類や成膜条件を調整することにより絶縁膜の応力値を調整することができる。この場合、実験により精度のよいことが確かめられた計算式を用いて層間絶縁膜全体の応力を精度よく計算することが可能である。さらに、本発明の半導体装置及びその製造方法によれば、上記の層間絶縁膜の形成方法により、配線を被覆して応力の調整された層間絶縁膜を形成している。

【0067】これにより、層間絶縁膜の応力を適度に調整して層間絶縁膜のクラック発生や、応力によるウエハの湾曲や半導体装置の特性劣化等を防止するとともに、配線、たとえばアルミニウム配線のストレスマイグレーションやエレクトロマイグレーションを防止することができる。また、層間絶縁膜のクラック発生等や配線のマイグレーション等を防止しつつ、応力の調整された層間絶縁膜を介して配線を多層に積層することが可能となり、半導体装置の高密度化を達成することができる。

【図面の簡単な説明】

【図1】図1(a), (b)は、本発明の第1の実施の形態に係る層間絶縁膜の形成方法について示す断面図(その1)である。

【図2】図2(a)～(d)は、本発明の第1の実施の形態に係る層間絶縁膜の形成方法について示す断面図(その2)である。

【図3】図3(a), (b)は、本発明の第1の実施の形態に係る層間絶縁膜の形成方法により多層積層された絶縁膜の積層全体の応力の変化の様子について示す特性図(その1)である。

【図4】図4(a), (b)は、本発明の第1の実施の形態に係る層間絶縁膜の形成方法により多層積層された絶縁膜の積層全体の応力の変化の様子について示す特性図(その2)である。

【図5】図5は、本発明の第1の実施の形態に係る層間絶縁膜の形成方法により多層積層された絶縁膜の積層全体の応力の吸湿前後での変化の様子について示す特性図である。

【図6】図6(a)～(e)は、本発明の実施の形態に係るプラズマCVD法における各種成膜条件による応力調整について示す特性図である。

【図7】図7(a)～(c)は、本発明の実施の形態に係る熱CVD法における各種成膜条件による応力調整について示す特性図である。

【図8】図8(a)～(c)は、本発明の第2の実施の形態に係る層間絶縁膜の積層構造について示す断面図である。

【図9】図9(a)は、本発明の第3の実施の形態に係る半導体装置及びその製造方法について示す断面図である。図9(b)は、図9(a)により積層された絶縁膜の累積積層厚と累積応力の実測値及び計算値との関係を示す特性図である。

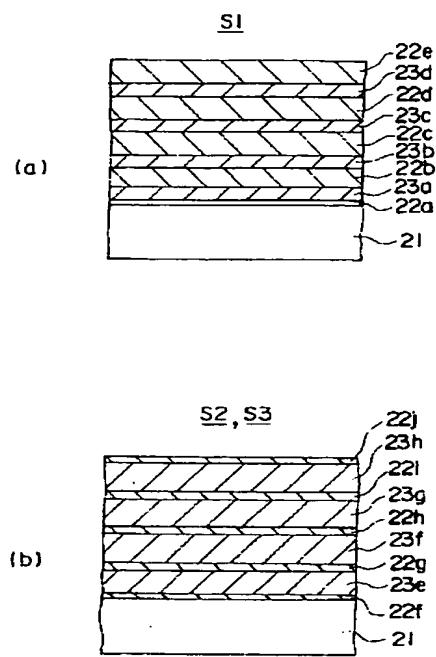
【図10】図10(a)～(d)は、従来例に係る層間絶縁膜の積層構造について示す断面図である。

【図11】図11(a), (b)は、従来例に係る問題点について示す断面図である。

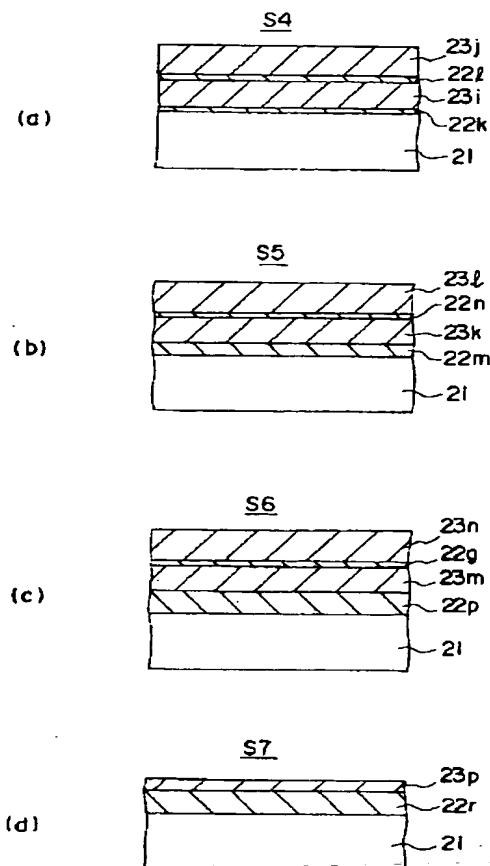
【符号の説明】

- 11, 21, 31 半導体基板、
- 12, 32 下地絶縁膜、
- 13, 33a～33f 配線、
- 14a～14c, 22a～22r, 34a～34h プラズマCVD膜、
- 15a～15c, 23a～23p, 35a～35d 熱CVD膜、
- 16 PSG膜、BPSG膜又はBSG膜、
- 101 被堆積基板、
- 1L～4L 層間絶縁膜。

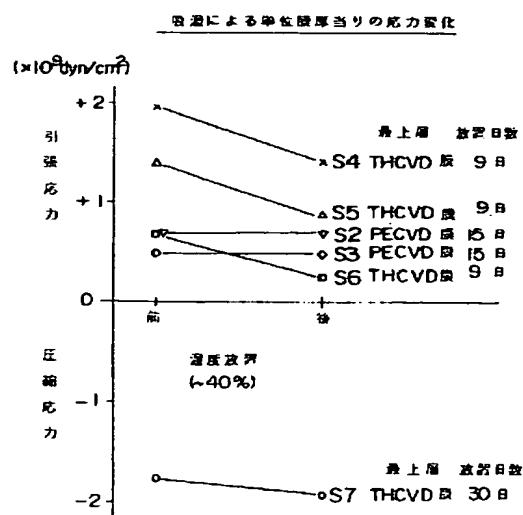
【図1】



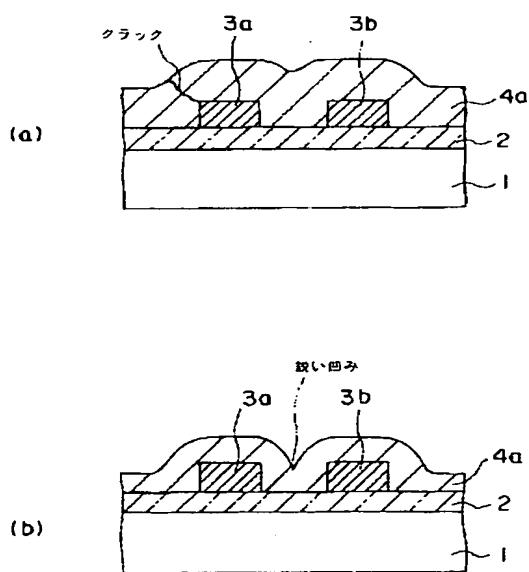
【図2】



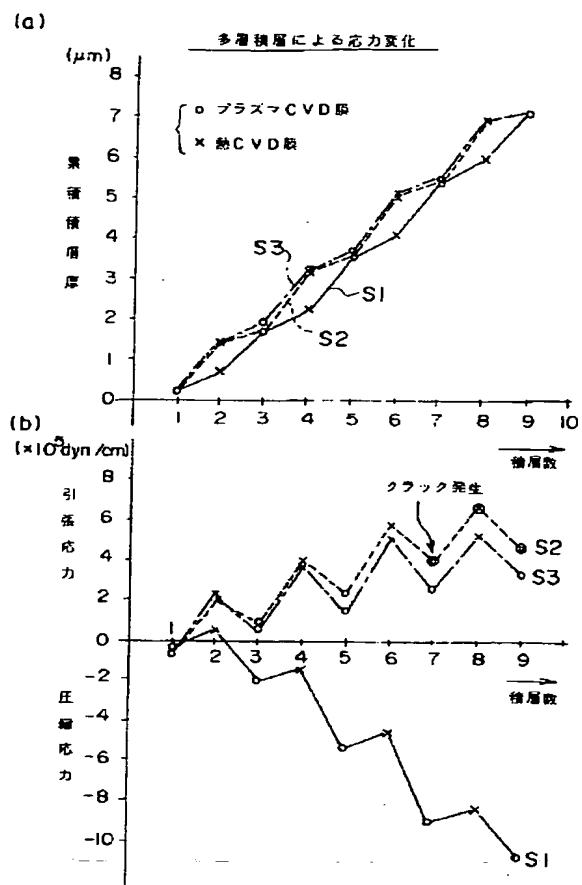
【図5】



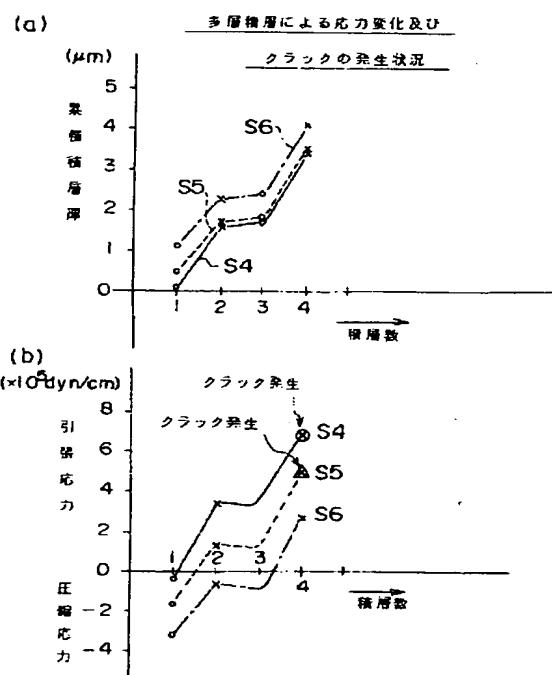
【図11】



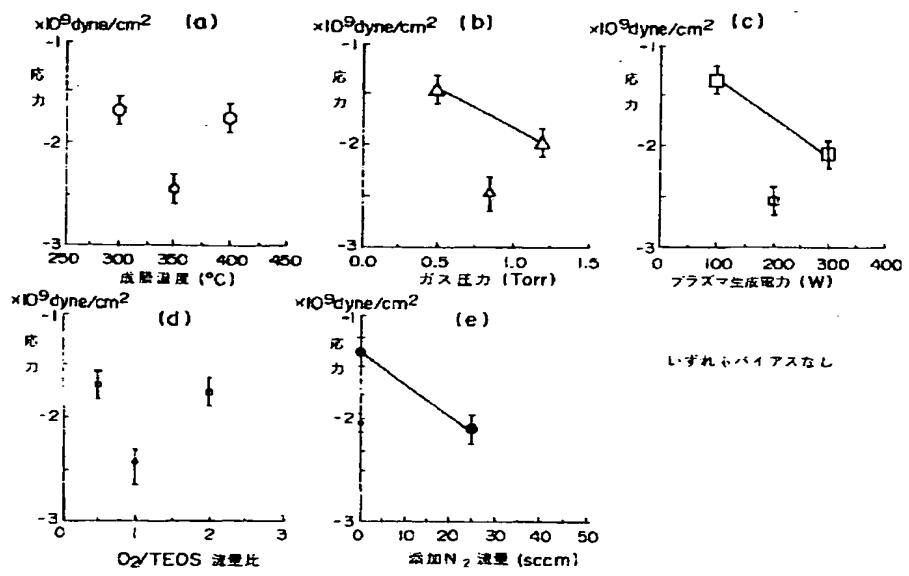
【図3】



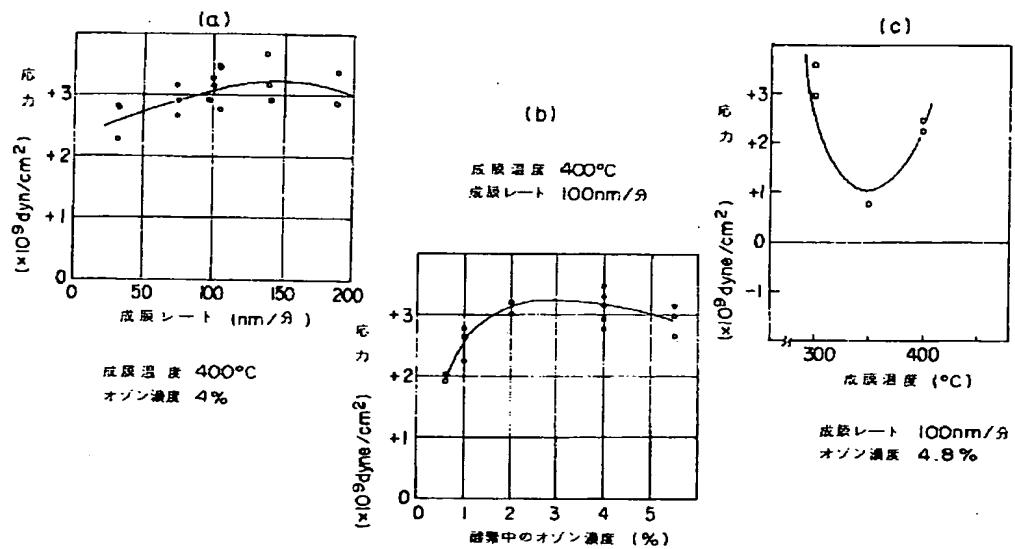
【図4】



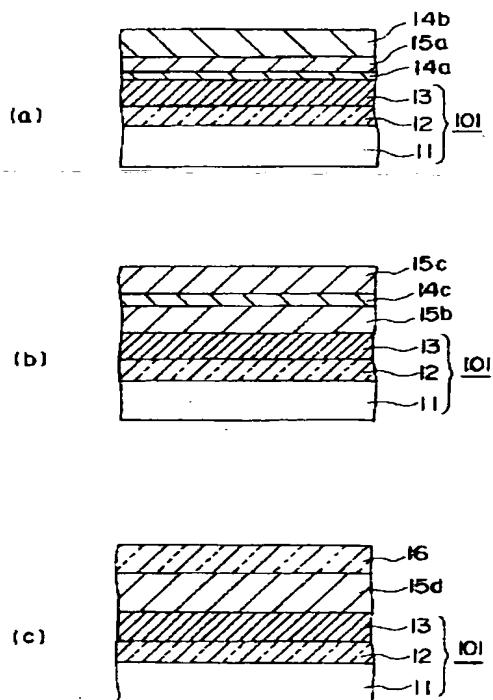
【図6】



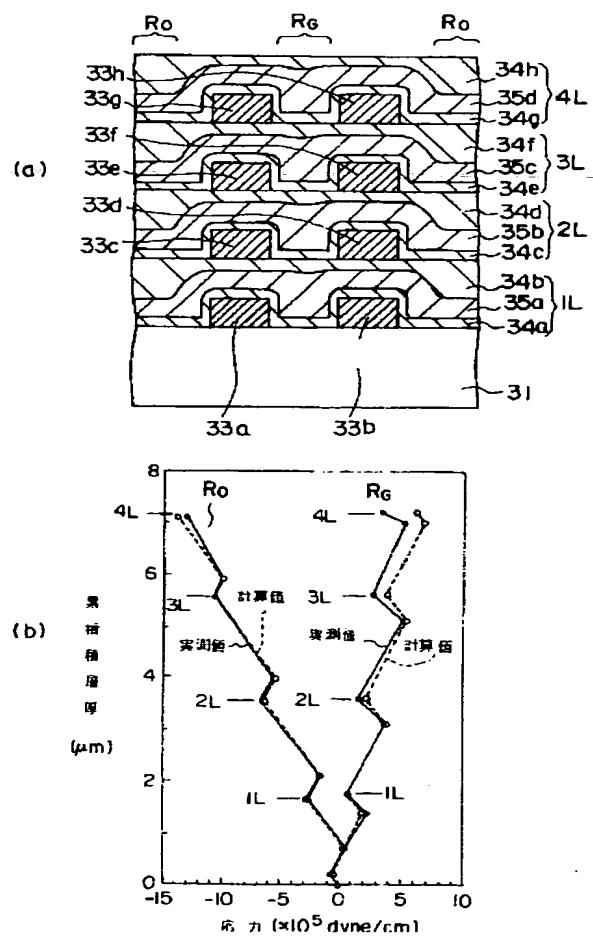
【図7】



【図8】



【図9】



【図10】

